

Bei den Bestückungsbohrungen sollte das DK- Drähtchen an beiden Lötäugen nur angeheftet werden, denn das Lötzinn darf selbstverständlich nicht die Bohrung verschließen. An vielen Stellen der Platte wäre der Platz vorhanden, den Bauelementeanschluß selbst als DK zu verwenden. Das dazu erforderliche Löten auf der B- Seite sollten aber nur versierte Bastler durchführen.

### 2.3. Verzinnen

Auf jeden Fall müssen die Tastenkämme verzinnt werden (flach!), da die sich sonst bildende Cu- Oxidschicht keine Kontaktgabe mehr gewährleistet. Ratsam ist, die gesamten Leiterzüge zu verzinnen. Damit werden einerseits evtl. vorhandene Haarrisse geschlossen und zum anderen der Querschnitt der Leiterzüge vergrößert (Verringerung des Spannungsabfalls).

## 3. Bestückung und Erprobung der Grundplatte

### 3.1. Passive Bauelemente

#### 3.1.1. Wahl der RAM- Variante

Die verwendeten 16k- und 64k-DRAMs sind weitestgehend pinkompatibel. Leiterplattenmäßig sind 64k- RAMs vorgesehen. Für deren Einsatz ist zu beachten:

- Stützkondensator C29 zwischen Pin 1 und Masse nicht bestücken
- Verbindung von X2: AC3 zum Pin 1 sicherheitshalber auftrennen
- Brücke Br4 zwischen 5P und Pin 8 bestücken

Bei Einsatz von 16k- DRAMs sind zunächst folgende Maßnahmen durchzuführen (die Trennstellen sind auf der Leiterplatte markiert):

- Brücke Br6 zwischen 5P und Pin 9 bestücken
  - Brücke Br5 zwischen 12P und Pin 8 bestücken
  - Trennen der Verbindung D 32/11 zur 5P (B-Seite)
  - Trennen der Verbindung D 32/13 zur ADR 15 (L- Seite)
  - Trennen der Verbindung der Pins 9 mit D29 /7 (B- Seite)
- #### 3.1.2. Sonstige passive BE (einschl. Transistor und Dioden)
- Widerstände der kleinsten Bauform verwenden (23.207)
  - fast ausschließlich stehende Montage
  - Steckerleisten vor dem Verlöten anschrauben oder nieten
  - vor Anlegen der Betriebsspannung ist zu prüfen, daß kein Kurzschluß gegen Masse oder eine andere Spannung besteht.

### 3.2. Taktgenerator

Bestücken: D9, D10

Nachweis der 3 MHz z.B. an CPU- Fassung Pin 6

### 3.3. Einschaltlöschung

Bestücken: D28, D34

Nachweis eines sehr kurzen "L"- Impulses an der CPU- Fassung Pin 26 nach Anlegen der Betriebsspannung und nach kurzzeitigen Überbrücken von C2 (entspricht Loslassen der RESET- Taste).

### 3.4. Teilerkette Bildschirmsteuerung

Bestücken: D11 bis D14, D1, D4, D5

Nachweis der Zeilenimpulse an D1/1 ("L"- Breite 10,7 us, Frequenz 15,625 KHz)

Nachweis der Bildimpulse an D1/2 ("L"- Breite ca. 200 us, Frequenz 48,8 Hz)

### 3.5. Dunkelastung und Punktschieberegister

Bestücken: D6 bis D8, D2, D38, D40

Dunkelastung (Austastlücken) für Zeilenimpulse ("L"- Breite 22 us) und Bildimpulse ("L"- Breite 4 ms) am D6/5 nachweisbar.

Ladeimpulse für Punktschieberegister am D7/6 und D8/6 nachweisen (Frequenz 1500 KHz, "H"- Breite= 93,5 ns)

### 3.6. Systemanschluß für K 1520- Technik

Zweck: Anschluß von Prüftechnik

Bestücken: D41, D42, D45, D46, D48, D49

Die genannten Schaltkreise sind bis auf D49 nicht erforderlich, wenn der X1 nicht genutzt wird. Die Richtungssteuerung der vier Treiber bewirkt eine Durchschaltung der Signale von A nach B (solange /BUSAK= "H" bzw. offen). Alle B- Ausgänge führen "H"- Signal. Ein Anlegen von "L" an die A- Seite der Treiber bringt jeweils ein Durchschalten nach B.

### 3.7. Mikroprozessor

Bestücken: D43; Pin 24 auf Masse legen (/WAIT)

Alle Adressen A0 bis A15 müssen "L"- Signal führen, ebenso die Signale /M1, /MREQ und /RD. Ist das nicht der Fall, kam wahrscheinlich der /RESET- Impuls nicht an oder der Takt ist nicht vorhanden.

Nach Freigabe von /WAIT laufen die Adressen durch (A0 mit 375 kHz), wenn man den Datenbus auf Masse legt (z.B. in der EPROM- Fassung). Dadurch wird ständig der Befehl 00H (NOP) abgearbeitet.

### 3.8. RAM- Ansteuerung

Bestücken: D3, D26, D27, D29 bis D32, D37, D39, D50

Bei Einsatz von 16k- DRAMs sind folgende Verbindungen

herzustellen: -D32 /13 mit D29 /4

-D32 /11 mit D29 /6

Nachweis: 1. /RAS- Signal

Frequenz 3 MHz ( d.h. bei jedem Systemtakt erfolgt ein RAM- Zugriff).

2. /MPX- Signal

Die Multiplexer D29 bis D32 schalten mit dem Signal D28 /12 den höheren Teil der Adresse an den RAM. Die Laufzeit von D28 /12 und des Multiplexers beträgt typisch 35 ns und bringt so die Row- Adress- Haltezeit, die laut Datenblatt für die RAMs erforderlich ist.

Die Bereitstellung des niederen Adressteiles muß am RAM mit der fallenden /RAS- Flanke erfolgen. Da diese relativ zeitig kommt (Verzögerung: D9 /2 und D27 /3), die Adressen aber erst nach den Laufzeiten D28 /8 und Multiplexer anliegen, ist C7 erforderlich.

Er muß bei Einsatz anderer Logikfamilien evtl. variiert werden.

### 3. /RAS- Signal

Die fallende /CAS- Flanke muß im Bereich von 25 ns bis 65 ns nach der fallenden /RAS- Flanke liegen, ohne die Zugriffszeit zu vergrößern. Eine Einstellung ist mit C4 möglich.

### 4. STB- Impulse

Das Zwischenspeichern der Daten im Lesezyklus für Rechner und Bildschirm erfolgt in D15 bzw. D16. Der Strobe ("H"- aktiv) dazu wird von D26 /6 gebildet, wenn /RAS inaktiv, /CAS aber noch aktiv ist. Da der RAM- Zugriff für Rechner und Bildschirm abwechselnd erfolgt (gesteuert vom halben Systemtakt), sind der Rechnerstrobe am D26 /8 und der Bildschirmstrobe am D26 /11 mit einer Frequenz von je 1,5 MHz nachweisbar.

### 5. /WR- Signal

Das /WR- Signal der CPU wird bei einem Schreibzyklus erst aktiv, nachdem der Speicher längst selektiert wurde. Spätestens 20 ns nach der /CAS- Flanke muß dem RAM jedoch bekannt sein, daß ein Schreibzyklus folgt. Bei Verwendung des CPU- Write- Signales wäre das im LLC2 gewählte Speicherungsverfahren nicht anwendbar.

Um den "Early- Write"- Ablauf zu erreichen, ist also ein frühzeitige Bereitstellung des RAM- Write erforderlich. Demzufolge ist der D37 /8 eine Verknüpfung aus inaktiven /RD (D37 /10), selektierten Speicherbereich (D37 /11) und Rechner- (kein Bildschirm-) zugriff (D37 /9).

Das /WR des RAM ist nur mit entsprechender Software nachweisbar. Zum jetzigen Zeitpunkt muß es "H" sein. Die Masseleitungen vom Datenbus müssen nun entfernt werden.

### 3.9. EPROM- Ansteuerung

Einsetzen eines D35 in die Fassung (z.B. des Urladers), /WAIT auf Masse legen.

Der EPROM muß nach Zuschalten der Betriebsspannung aktiviert sein. Dafür sorgt D37 /12, welches den /OE- Eingang auf "L" zieht. Das Gatter ist eine Verknüpfung aus gesetztem Umlade- Flipflop (D37 /2), aktiven Speicherzugriff (D37 /1) und selektierten Speicherbereich (D37 /13). Letztere Bedingung ist für alle Adressen unterhalb 0C00H erfüllt. Auf dem Datenbus muß nun der Inhalt der Speicherzelle 0000H nachweisbar sein.

Günstig ist die Möglichkeit, jetzt das Umlade- Programm einige Befehle im Schrittbetrieb abarbeiten zu können. Bei einem Schreibzyklus ist damit auch der Nachweis des /WR- Signals an D37 /8 möglich (Frequenz 1,5 MHz, da jeder zweite Speicherzugriff vom Bildschirm erfolgt). Dies ist übrigens auch der Grund, warum beim LLC2 trotz Verwendung dynamischer RAMs ein hardwaremäßiger Schrittbetrieb (/WAIT- Steuerung) möglich ist. Das Auffrischen geschieht bei den Bildschirmzugriffen vollautomatisch.

### 3.10. Bestücken des RAM

Vor dem Einsetzen in die Fassung bzw. vor dem Einlöten sollte unbedingt noch eine Spannungskontrolle der Pins erfolgen. Beim 64k- Typ dürfen weder 12P noch 5N zu messen sein!

Bestücken: D18 bis D25, D15, D16

Im Idealfall läuft der am Beginn des Umladers programmierte RAM- Test der oberen 16k durch (Dauer ca. 3 min). Sollte der Test in der Fehlerschleife enden, kontrollieren Sie folgende Punkte:

-/RAS und /CAS vorhanden (Frequenz 3 MHz)

-/WR an Pin 3 vorhanden

Infolge der gewählten Schaltung gibt es für Speicher- schreib- und -lesezyklen je nach Phasenversatz zum Bildschirmzugriff je zwei Varianten:

#### 1. Schreiben

a, ein Schreibimpuls pro Zyklus

Early- Write- Zugriff (tWP= 300ns)

b, zwei Schreibimpulse pro Zyklus

erster Impuls: Read- Write- Zugriff

(tWP= 200ns, tRWD= 100ns)

zweiter Impuls: Early- Write- Zugriff

(tWP= 80ns, tRWL= 150ns)

#### 2. Lesen

a, ein Leseimpuls pro Zyklus

Read- Zugriff (tWP= 0)

b, zwei Leseimpulse pro Zyklus

erster Impuls: Read- Zugriff (tWP= 0)

zweiter Impuls: Read- Write- Zugriff

(tWP= 40ns, tRWL= 80ns)

Die Zeiten sind Richtwerte und variieren je nach eingesetzten RAM- Typ und ansteuernder Logikfamilie um ca.20%. Early- Write- Zyklen sind daran erkennbar, daß der Datenausgang D0 der RAMs hochohmig bleibt (mit Zieh Widerstand ca. 2,7 kOhm gegen Masse und gegen 5P testbar). In Zyklen mit Lesebestandteil ist nach der Zugriffszeit (etwa 100ns nach /CAS) der Inhalt der Speicherzelle am Ausgang vorhanden. Der Schreibteil im Fall 2b hat keine negativen Auswirkungen, da D15 ausgewählt ist (/OE= "low") und damit die gelesenen Daten wieder zurückgeschrieben werden.

- /CAS gegenüber /RAS um 25ns bis 65ns verzögert (positive Flanken belanglos)

- bei /RAS müssen die Adressen für die Reihen anliegen, tRAH muß mindestens 25ns betragen

- bei /CAS müssen die Adressen für die Spalten anliegen, 10ns danach ist noch zulässig

- C7: - bei zu kleinem Wert kommt /RAS vor den Adressen  
- bei zu großen Wert ist tRAH zu klein

Achtung! Bei den dynamischen Messungen des Punktes 3.10. hat die Eingangskapazität des Oszillographen Einfluß auf die Meßergebnisse. Möglichst Tastkopf mit 10:1- Teiler verwenden.

### 3. 11. IO- Schaltkreise: CTC

Bestücken: D36, D33

Mit erfolgreichem RAM- Test läuft das Umlade- Programm weiter und initialisiert die peripheren Schaltkreise. An den CTC- Ausgängen der Kanäle 0 ( 300 Hz) und 1 ( 500 Hz) sind Impulsfolgen nachweisbar. Bekanntlich haben die "H"- Pegel nur die Breite eines Systemtaktes und können leicht übersehen werden. Am D14 /6 ist die Rechteckimpulsfolge mit 150 Hz zu erkennen, da der PIO D44 nicht bestückt ist. Ein eventuell angeschlossener Lautsprecher ist nicht zu überhören. Auf der Interrupt- leitung ist aller 500 ms ein "Low"- Impuls vorhanden. Er stammt vom CTC- Kanal 3 und ruft das Unterprogramm zum Blinken des Cursors auf. Das Programm endet zwar in der Tastaturabfrageschleife, diese liefert aber stets die Information "Taste gedrückt" ( Bit 7 wird als aktiv bewertet ).

### 3.12. IO- Schaltkreise: PIO

Bestücken: D44, D47

Die wesentlichste Änderung ergibt sich durch die Initialisierung des D44. Damit schaltet das Bit B6 den Lautsprecher ab ( D14 /4 ). Der kurze Ton zwischen Initialisieren des CTC und des PIO ist ein Zeichen für erfolgreichen RAM- Test. Die weiteren Bits des Kanales B bedeuten:

- B0 Ausgang zum Magnetband ("Low"- Pegel)
- B1 Eingang vom Magnetband ("H"- Pegel, da U1 noch nicht bestückt ist)
- B2,B3 Seitenumschaltung Zeichengenerator ( beide "L" )
- B4 Anzeige " Doppelfunktion ein " ("L" )
- B5 Eingang für Taste "BRK" ("H"); interruptfähig
- B6 Abschalten Ton ("L" )
- B7 frei ( als Ausgang programmiert )

Der Kanal A ist auf Eingabe programmiert und erwartet den Tastencode auf den Bits A6 bis A0 sowie auf A7 die Information, ob eine Taste betätigt wurde ("H"- aktiv).

Der PIO D47 dient als Parallel- Schnittstelle. Er wird nach Kundenangaben programmiert, er ist auch problemlos zu einem späteren Zeitpunkt nachprogrammierbar. Die Belegung des Steckverbinders X6 ist aus der Tabelle 1 ersichtlich.

Kontakt	A	B	C
1	5P	5P	5P
2	/BSTB	A0	B0
3	BRDY	A1	B1
4	/ASTB	A2	B2
5	ARDY	A3	B3
6		A4	B4
7		A5	B5
8		A6	B6
9		A7	B7
10	0V	0V	0V

Tabelle 1. Belegung der Parallelschnittstelle X6

### 3.13. Bildschirmanschluß

Bestücken: D17

Das Fernsehgerät ist bei Nutzung des HF- Modulators direkt über die Antennenbuchse anschließbar. Der Modulator wird auf dem Teil 7 montiert und mit einer Abschirmkappe (z.Bsp. Messingblech ) umgeben. Dadurch verringert man einerseits die Störabstrahlung, andererseits den Einfluß der Computerfrequenz, die infolge der Flankensteilheit einen hohen Oberwellenanteil hat. Jetzt sucht man am FS- Gerät Kanäle, auf denen der Sender zu empfangen ist. Bei der angegebenen Dimensionierung wird man einen im Band I und zwei im Band III empfangen ( sowie nicht verwertbare Bilder im Band IV / V). Je nach Lage der örtlichen Sender gibt es Modulationseffekte. Durch Korrektur von C11 oder L1 ( Zusammendrücken oder Auseinanderziehen der Windungen ) kann die Lage der Kanäle erforderlichenfalls korrigiert werden. Insbesondere ist diese Maßnahme nötig, wenn der höhere Kanal (12) im Band III nicht mehr empfangen wird. Auf diesem Kanal hatten die Mustergeräte das sauberste Bild. Der niedere liegt dann auf Kanal 5. Bei direkter Einspeisung des Video- Signales VA in den Videoeingang des Fernsehgerätes ist natürlich mit einem wesentlich schärferen Bild zu rechnen. VA ist normgerecht (ca. 1V Amplitude).

Beim RAM- Test ist durch den periodischen Wechsel des Inhaltes der Speicherzellen des Bildwiederholerspeichers ein heilloses Durcheinander des gesamten Symbolvorrates zu sehen. Danach wird der Schirm softwaremäßig gelöscht und es erscheint die Aufforderung, das Betriebssystem zu laden.

Mit dem Bestücken des OPV U1 ist die Erprobung der Grundplatte beendet.

Die Stromaufnahme der Grundplatte beträgt ca.

- bei 5P	1,3 A
- bei 12P	250 mA
- bei 5N	0,2 mA

## 4. Bestückung und Erprobung der Tastaturplatte

### 4.1. Konstruktive Hinweise

Zur Gewährleistung der sicheren mechanischen Befestigung der Schaltmatten durch das Teil 2 sollte dieses an allen neun Bohrungen mit der Leiterplatte verbunden werden. Damit steht für die Lötunkte nur eine Höhe zur Verfügung, die der Dicke des Teiles 4 und der Schaltmatte entspricht (ca. 1,5mm). Dies reicht aus, wenn die Bauelementanschlüsse kurz über der Leiterplattenoberfläche abgeschnitten und fläch verlötet werden. Wer eine entsprechende Werkstattausrüstung besitzt, kann natürlich Durchbrüche an den Bestückungslötaugen im Teil 2 vorsehen. Teil 4 schneidet man zweckmäßigerweise in ähnliche Streifen wie die Schaltmatte (an allen Kanten 1mm größer). Beim Anschrauben des Teiles 2 werden die Isolierfolie Teil 4 und die Schaltmatte Teil 3 auf die Leiterseite der Platine gepreßt. Bei sorgfältiger Arbeit (Übereinstimmung der Bohrungsmittelpunkte Teile 1 und 2) kann Teil 1 beschriftet und aufgeklebt werden, so daß keine Schrauben zu sehen sind.

#### 4.2. Passive Bauelemente

Es werden der Steckverbinder X7, Widerstände, Kondensatoren und die beiden LED bestückt, die je nach Dicke der Abdeckteile evtl. etwas hochgesetzt werden müssen.

Achtung! Die LED werden auf der Leiterseite bestückt!

#### 4.3. Taktgeber

Bestücken: D53, D54, D58

Nach Anstecken des Bandkabels der Grundplatte an X7 an D58 /3 Rechteckimpulse nachweisen (Frequenz ca. 200 Hz.)

An den Ausgängen von D54 sind die entsprechend geteilten Frequenzen zu messen.

#### 4.4. Zeilendecoder

Bestücken: D55, D56

Jeder Ausgang ist für 1/16 der Taktzeit "Low"- aktiv und schaltet damit eine Zeile der Tastaturmatrix ein.

#### 4.5. Kompletterprobung

Bestücken: D51, D52, D57

Während softwaremäßig der RAM- Test läuft, kann das Flipflop zur Umschaltung des Zeichensatzes (Groß- / Kleinschreibung) erprobt werden. Mit "SHIFT" leuchtet V3, verlischt aber wieder bei Loslassen der Taste. Bei gleichzeitigem Drücken von "CTRL" + "SHIFT" bleibt die Umschaltung gespeichert ("CTRL" etwas länger drücken) und wird erst bei erneuten "SHIFT" zurückgeschaltet. Jede Taste des Zeichensatzes bringt einen "LH"- Sprung am D53 /12. Die Tastenbetätigungen sind noch tonlos, da die peripheren Schaltkreise nicht initialisiert sind. Auch "BRK" bewirkt aus gleichem Grund noch nichts. "RESET" zu drücken sollte man bei laufendem RAM- Test vermeiden, da dieser sonst mit hoher Wahrscheinlichkeit neu gestartet wird.

Ist der Test beendet, (man hört es und sieht es am Schirm), kann auch "RESET" betätigt werden. Ebenso schreiben die restlichen Tasten ihr Zeichen auf den Schirm bzw. führen die zugehörige Funktion aus. Die Stromaufnahme der 5P hat sich um ca. 150 mA erhöht. Der LLC2 ist komplett erprobt. Sie können nach Bedienungsanleitung weiter experimentieren, wozu wir Ihnen viel Freude und Erfolg wünschen!

Thank you for evaluating AnyBizSoft PDF Splitter.

A watermark is added at the end of each output PDF file.

To remove the watermark, you need to purchase the software from

<http://www.anypdftools.com/buy/buy-pdf-splitter.html>